

CLIPPEDIMAGE= JP363018071A
PAT-NO: JP363018071A
DOCUMENT-IDENTIFIER: JP 63018071 A
TITLE: LEAF TYPE BIAS SPUTTERING DEVICE

PUBN-DATE: January 25, 1988

INVENTOR-INFORMATION:

NAME

KATSURA, TOSHIHIKO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

TOSHIBA CORP

N/A

APPL-NO: JP61163105

APPL-DATE: July 11, 1986

INT-CL_(IPC): C23C014/40

US-CL-CURRENT: 204/298.16

ABSTRACT:

PURPOSE: To improve the uniformity of a bias effect in a substrate plane by providing magnets respectively to a target side electrode on the side opposite from the side facing the substrate and to a substrate side electrode on the side opposite from the side facing the target and forming a prescribed magnetic field distribution.

CONSTITUTION: RF electric power is impressed as a target bias from a power source 15 to the target side electrode 11 at the time of forming an inter-layer insulating film. A DC voltage is impressed as a target bias from a DC power source to said electrode at the time of forming a conductive film. RF electric power is impressed as a substrate bias from a power source 16 to the substrate side electrode 12. An excitation coil 18 of the target side electromagnet is disposed via an insulating material 17 to the target side electrode 11 on the side opposite from the side facing the substrate. An excitation coil 19 is similarly disposed to the substrate side electrode 12 on the side opposite from the side facing the target. The target side magnet sets the magnetic field in such a manner that uniform sputters can be formed at the time of biasing the target. The substrate side magnet sets the magnetic field in such a manner that the reverse sputtering speed at the time of biasing the substrate is uniform within the substrate plane.

⑫ 公開特許公報(A)

昭63-18071

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)1月25日

C 23 C 14/40

8520-4K

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 枚葉式バイアススパッタ装置

⑯ 特 願 昭61-163105

⑰ 出 願 昭61(1986)7月11日

⑱ 発 明 者 桂 敏 彦 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

枚葉式バイアススパッタ装置

2. 特許請求の範囲

成膜室内で平行に対向して設けられたターゲット側電極およびスパッタ膜形成用基板側電極と、上記ターゲット側電極に保持されたターゲットと、上記ターゲット側電極に高周波電力または直流電圧を印加する高周波電源または直流電源と、前記基板側電極に高周波電源を印加する高周波電源と、前記ターゲット側電極の基板対向面側の反対側に配設され所定の磁場分布を形成するターゲット側磁石と、前記基板側電極のターゲット対向面側の反対側に配設され所定の磁場分布を形成する基板側磁石とを具備することを特徴とする枚葉式バイアススパッタ装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、半導体装置の製造などに際して用

いられるスパッタ装置に係り、特に枚葉式バイアススパッタ装置に関する。

(従来の技術)

半導体集積回路の多層配線工程において、層間絶縁膜とか金属膜をスパッタ法により形成するために用いられる枚葉式バイアススパッタ装置は、従来、たとえば第3図に示すように構成されている。即ち、第3図に示す電磁石マグネトロン・バイアススパッタ装置において、31および32は成膜室内で平行に相対向する一対の電極であり、この一対の電極31、32の対向面にはターゲット33および基板(半導体ウェハ)34が各対応して保持されている。そして、ターゲット側電極31には、層間絶縁膜の形成に際してはマグネトロンを用いたRF(高周波)電源35からRF電力がターゲットバイアスとして印加され、金属膜(A1膜、Al合金膜、高融点金属膜あるいはそのシリサイドなど)の形成に際しては直流電源(図示せず)から直流電圧がターゲットバイアスとして印加される。また、基板側電極32には、

R F 電源 36 から R F 電源が基板バイアスとして印加される。そして、ターゲット側電極 31 のターゲット裏面側には絶縁物質 37 を介して電磁石の励磁コイル 38 が配設されている。

上記バイアススパッタ装置においては、電極 31、32 間でマグネトロン放電により希ガス等のプラズマ 39 を発生させ、プラズマ中に存在するイオンのターゲット材への衝撃を利用して基板上に層間絶縁膜あるいは金属膜をスパッタ形成するものである。なお、ターゲット側電磁石は、その発生する磁界によりプラズマ領域を制御してプラズマを閉じ込め、プラズマによる基板へのダメージを軽減すると共にスパッタ成膜速度を高速化するものである。

上記バイアススパッタ装置によれば、成膜の土地段差部（配線の段差部、絶縁膜の開孔部）のステップカバレッジ、成膜表面の平坦性が改善される。

一方、上記電磁石に代えて第 4 図(a)、(b)に示すようにヨーク 41 に円柱状の永久磁石 42 および

円筒状の永久磁石 43 が取り付けられたものがターゲット側電極 31 のターゲット裏面に配置される永久磁石マグネトロン・バイアススパッタ装置の場合にも、上述したと同様にスパッタ成膜を行なうことができる。なお、第 4 図において、第 3 図中と同一部分には同一符号を付している。

しかし、上記したような従来のスパッタ装置は、次に述べるような理由により基板面内に均一なバイアス効果（スパッタ膜下地段差部上のステップカバレッジの向上、スパッタ膜表面の平坦化）が必ずしも十分ではない。即ち、(1)ターゲット上に発生する磁場の分布は、ターゲットバイアス時に基板上に均一な薄膜をスパッタ形成し得るようになっている。しかし、この磁場の効果により、基板にバイアスを印加したときの基板面内でのバイアス効果が不均一になってしまい、バイアス効果の変動値は±40%を超えることもあり、この様子を第 5 図に示している。即ち、第 5 図(a)は、ターゲットバイアス印加時の成膜速度が均一になる条件での(1)ターゲットバイアス 2000W 時の成

- 3 -

膜速度、(2)バイアススパッタ時（ターゲット 2000W / 基板 200W）の成膜速度、(3)基板バイアス 200W 時の基板スパッタ速度のそれぞれについて基板面内分布を示している。また、上記条件におけるウエハ中央部、ウエハ周辺部でのスパッタ成膜（絶縁膜の場合）のステップカバレッジの様子を各対応して第 5 図(b)、(c)に示している。(2)上記とは逆に、基板面内でのバイアス効果が均一になるようにターゲット側の磁石により磁場を設定すると、ターゲットバイアス印加時の成膜分布が不均一になり、この様子を第 6 図に示している。即ち、第 6 図(a)は、基板バイアス印加時の逆スパッタ速度が基板面内で均一になる条件での(1)ターゲットバイアス時の成膜速度、(2)バイアススパッタ時の成膜速度、(3)基板バイアス時の基板スパッタ速度のそれぞれについて基板面内分布を示している。また、上記条件におけるウエハ中央部、ウエハ周辺部でのスパッタ成膜（絶縁膜の場合）のステップカバレッジの様子を各対応して第 6 図(b)、(c)に示している。

- 4 -

なお、第 5 図(b)、(c)および第 6 図(b)、(c)において、51 はシリコン基板（ウエハ）、52 は熱酸化膜（SiO₂ 膜）、53 は金属配線パターン（たとえば Al-Si 合金からなる）、54 はスパッタ形成されたスパッタ酸化膜である。

上記した第 5 図(a)、第 6 図(a)の特性から分るように、従来のバイアススパッタ装置によれば、スパッタ酸化膜の成膜速度の基板面内均一性は約 15% となり、また金属配線の段差上でのステップカバレッジはウエハ周辺部では良好である（良好なテーパーが付く）が、ウエハ中央部では良くない。同様に、絶縁膜の開孔部に金属膜をスパッタ成膜する場合にも、ウエハ中央部ではステップカバレッジが悪くなるので、エレクトロ・マイグレーション等による断線のおそれがある。

（発明が解決しようとする問題点）

本発明は、上記したようにターゲットバイアスと基板バイアスと磁場分布との関係をバイアス効果が基板面内で均一になるように設定することが困難であるという問題点を解決すべくなされた

もので、基板面内のバイアス効果の均一性を改善し得るよう磁場分布を適正に設定し得る枚層式バイアススパッタ装置を提供することを目的とする。

〔発明の構成〕

(問題点を解決するための手段)

本発明の枚層式バイアススパッタ装置は、ターゲット側電極の基板対向面側の反対側と基板側電極のターゲット対向面側の反対側とにそれぞれ所定の磁場分布を形成するための磁石を設けてなることを特徴とする。

(作用)

ターゲットバイアス時に基板上に均一な薄膜をスパッタ形成し得るようターゲット側磁石の磁場分布を形成し、基板バイアス印加時の逆スパッタ速度が基板面内で均一になるよう基板側磁石の磁場分布を形成することによって、基板面内で均一なバイアス効果が得られるようになる。

(実施例)

以下、図面を参照して本発明の一実施例を詳

— 7 —

れている。

なお、上記ターゲット側電磁石、基板側電磁石に代えて第4図(a)、(b)に示したような永久磁石を配設するようにしてもよい。

上記バイアススパッタ装置において、ターゲット側磁石はターゲットバイアス時に基板上に均一な薄膜をスパッタ形成し得るよう磁場が設定されており、基板側磁石は基板バイアス印加時の逆スパッタ速度が基板面内で均一になるよう磁場が設定されている。

上記バイアススパッタ装置を用いてスパッタ酸化膜をスパッタ形成する方法について第2図(b)、(c)を参照して説明する。まず、半導体基板21上に熱酸化膜22を1000Åの膜厚となるように形成し、その上に1.0μm厚のAl-Si膜をスパッタ法により堆積形成し、通常のフォトリソグラフィ法とRIE(反応性イオンエッチング)法により配線パターン23を形成する。次に、上記バイアススパッタ装置により1.1μm厚のスパッタ酸化膜24を成膜する。このときのスパッタ条件は、

— 9 —

細に説明する。

第1図は電磁石マグネトロン・バイアススパッタ装置を概略的に示しており、11および12はたとえばArガスを導入して高真空に維持される成膜室内で平行に相対向する一対の電極であり、ターゲット側電極11の対向面にはターゲット13が保持されており、基板側電極12の対向面には基板(半導体ウエハ)14が保持されている。ターゲット側電極11には、層間絶縁膜形成に際してはRF電源15からRF電力がターゲットバイアスとして印加され、導電膜形成に際しては直流電源(図示せず)から直流電圧がターゲットバイアスとして印加される。また、基板側電極12には、RF電源16からRF電力が基板バイアスとして印加される。そして、前記ターゲット側電極11の基板対向面側の反対側には絶縁物質17を介してターゲット側電磁石の励磁コイル18が配設されており、同様に基板側電極12のターゲット対向面側の反対側には絶縁物質17を介して基板側電磁石の励磁コイル19が配設さ

— 8 —

スパッタ時のスパッタ室(成膜室)の真空度

(Ar分圧)が0.40パスカル(Pa)、ターゲット電極印加電力が2000W、基板電極印加電力が200Wであり、成膜速度は約800Å/minである。

上記したようなバイアススパッタ装置における(1)ターゲットバイアス時の成膜速度のウエハ面内分布、(2)バイアススパッタ時の成膜速度のウエハ面内分布、(3)基板バイアス時の基板スパッタ速度のウエハ面内分布は第2図(a)中に示すような特性が得られた。また、このときウエハ中央部およびウエハ周辺部での金属配線の段差部上の絶縁膜のステップカバレッジの様子は各対応して第2図(b)、(c)に示すようになる。即ち、上記特性から分るように、スパッタ酸化膜の成膜速度の基板面内均一性として、従来例に比べて大幅に改善された±4%という良好な値が得られた。また、ステップカバレッジも、ウエハ中央部、ウエハ周辺部でそれぞれ良好な形状が得られた。

なお、コンタクトホール、スルーホール等の開

— 10 —

孔部を有する絶縁膜上にAl膜やAl-Si合金膜等のスパッタ成膜を行なった場合にも、絶縁膜開孔部のステップカバレッジおよび成膜表面の平坦度が良好に得られ、断線に強い金属配線を基板上で均一に形成することができた。

したがって、本発明のバイアススパッタ装置によれば、半導体基板上に多層配線を形成する際の絶縁膜形成工程、金属膜形成工程でそれぞれ使用可能である。

〔発明の効果〕

上述したような本発明の枚葉式バイアススパッタ装置によれば、基板面内のバイアス効果の均一性を大幅に改善でき、金属配線の設置部上にステップカバレッジの良いスパッタ絶縁膜を形成したり、絶縁膜の開孔部にステップカバレッジの良いスパッタ金属膜を形成することができるので、半導体集積回路の製造に際して多層配線構造の形成工程に使用して好適である。

4. 図面の簡単な説明

第1図は本発明の枚葉式バイアススパッタ装

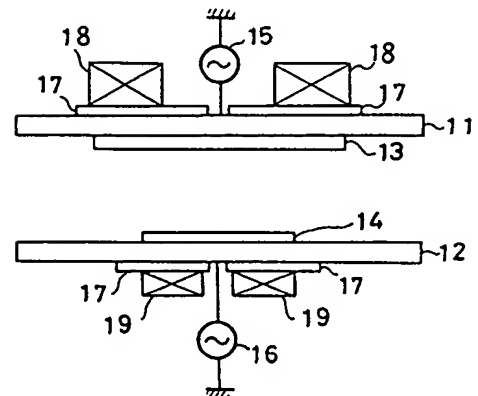
置の一実施例を示す構成説明図、第2図(a)は第1図の装置によりスパッタ酸化膜を形成した際の特性を示す図、第2図(b)、(c)は同図(a)の特性の下でウエハ中央部およびウエハ周辺部で得られた酸化膜のステップカバレッジを示す断面図、第3図は従来の枚葉式バイアススパッタ装置の一例を示す構成説明図、第4図(a)は同じく従来の枚葉式バイアススパッタ装置の他の例を示す構成説明図、第4図(b)は同図(a)中のターゲット側永久磁石を取り出して示す平面図、第5図(a)は第3図の装置をターゲットバイアス印加時の成膜速度が均一となるようにターゲット側磁石を設定した状態でスパッタ酸化膜を形成した際の特性を示す図、第5図(b)、(c)は同図(a)の特性の下でウエハ中央部およびウエハ周辺部で得られた酸化膜のステップカバレッジを示す断面図、第6図(a)は第3図の装置を基板バイアス印加時の逆スパッタ速度が均一となるようにターゲット側磁石を設定した状態でスパッタ酸化膜を形成した際の特性を示す図、第6図(b)、(c)は同図(a)の特性の下でウエハ中央部およびウエ

-11-

ハ周辺部で得られた酸化膜のステップカバレッジを示す断面図である。

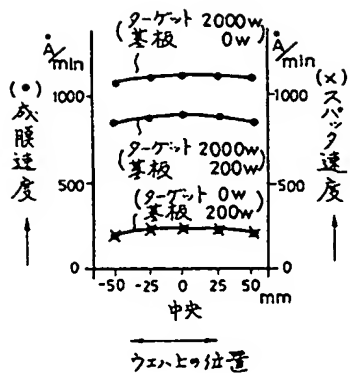
11…ターゲット側電極、12…基板側電極、13…ターゲット、14…基板（半導体ウエハ）、15、16…高周波電源、17…絶縁物、18…ターゲット側電磁石の励磁コイル、19…基板側電磁石の励磁コイル。

-12-

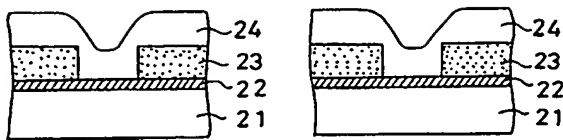


第1図

出願人代理人 井埋士 鈴 江 武 彦



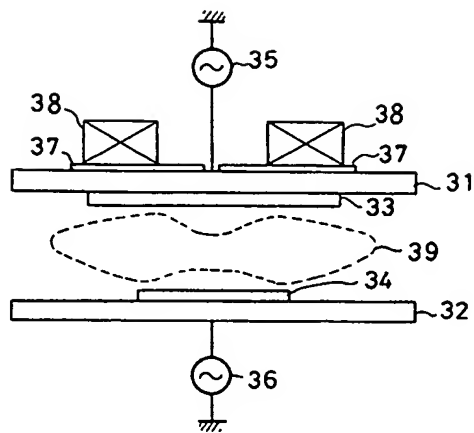
(a)



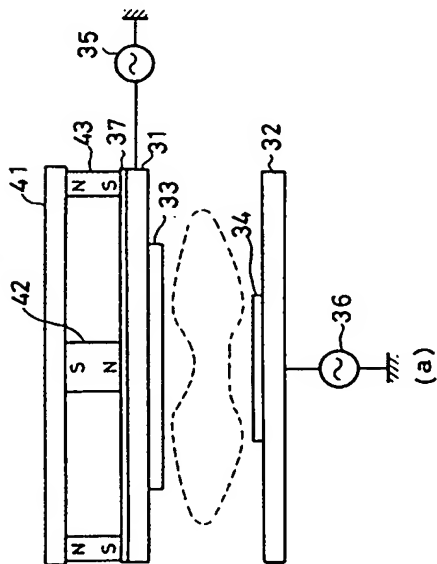
(b)

(c)

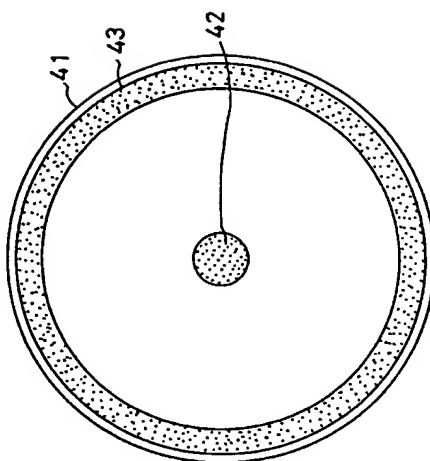
第 2 図



第 3 図

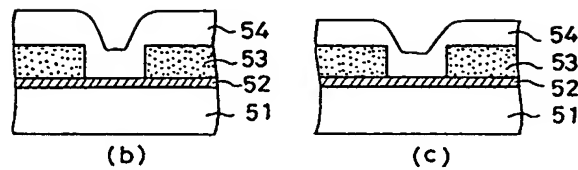
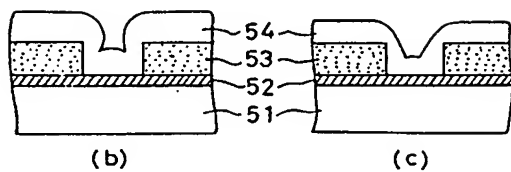
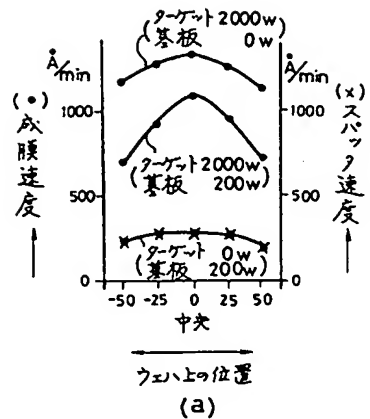
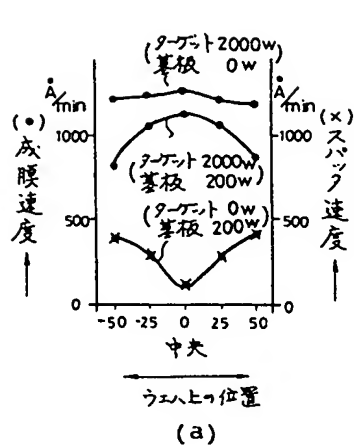


(a)



(b)

第 4 図



第 5 図

第 6 図

BEST AVAILABLE COPY